

## *Laboratorio di elettronica digitale*

*3° Anno Ingegneria Elettronica (ex DM 509/99)*

*AA 2009/2010 (Ultimo anno)*

-docente: Daniele Vogrig

-e-mail: [vogrig@dei.unipd.it](mailto:vogrig@dei.unipd.it)

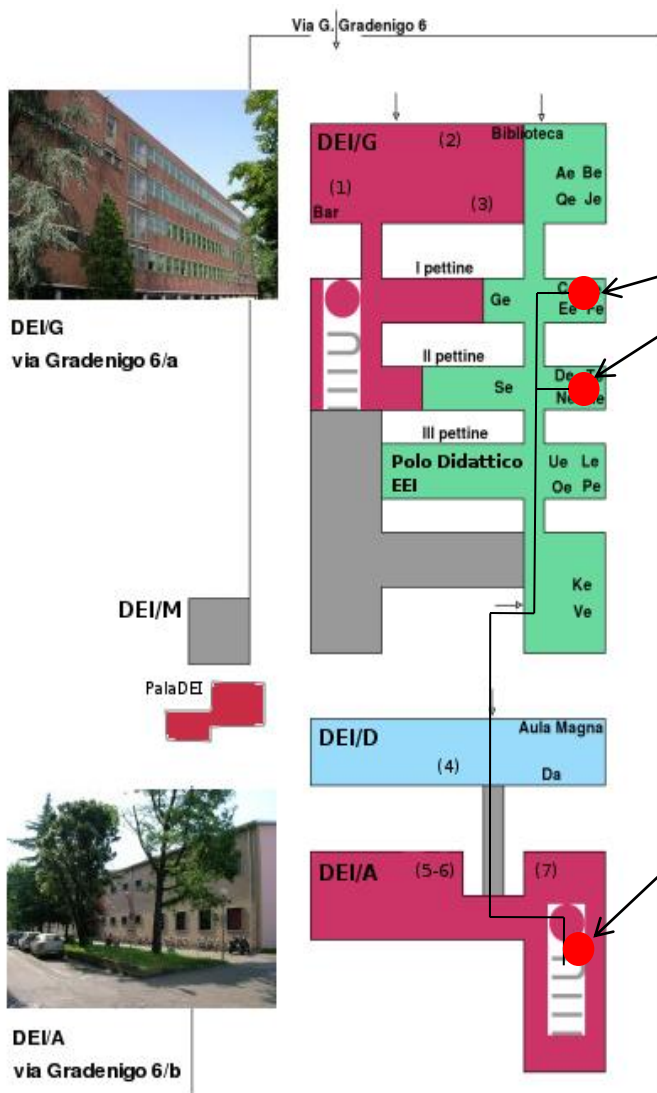
-tel.: 049.827.7696

-ricevimento: Mer 14.00 - 16.00

*Contattatemi prima via e-mail.*

-orario delle lezioni: Mer 08.30-09.15 De

Gio 16.15-18.00 Ee



Aule Lezione

Salire al primo piano.  
Uscendo dalle scale o  
dall'ascensore girare a DX.  
L'ufficio è lungo il corridoio  
sulla SX.

- Il Corso è a numero programmato  
Questo corso utilizza un laboratorio da 40 PC. Le risorse disponibili quest'anno non permettono di fare più di un turno.
- Numero massimo studenti nel corso: **40**
- Con più di 40 studenti sarà stilata una graduatoria di accesso secondo le seguenti regole:
  1. Prima gli iscritti alla Triennale di Elettronica e poi gli altri
  2. All'interno dei due gruppi per numero di crediti acquisiti
- Iscrizione richiesta
  1. Accedere a Moodle (<http://moodle.dei.unipd.it>)
  2. Sulla destra trovate il link a GestNuPro ed entrate.
  3. Fatto il login, seguite le istruzioni riportate.
  4. Alla data di chiusura delle iscrizioni (15/10) potete vedere se siete iscritti al corso.

*NB: il docente non può intervenire in nessun modo sul sistema. Per qualsiasi problema contattare i responsabili.*
- Iscrivetevi SOLO se vi vanno bene tutte le condizioni del corso riportate in seguito.

- Il corso:
  - parte dai concetti visti nel corso di “Elettronica Digitale” e propone allo studente una metodologia di progettazione su dispositivi a logica programmabile
- Per questo:
  - propone un breve panorama delle varie opzioni disponibili per la progettazione digitale
  - si focalizza sullo sviluppo di sistemi con logica programmabile
  - propone una metodologia completa di progettazione di questi dispositivi
  - applica i concetti direttamente in un laboratorio didattico

- E' suddiviso in tre parti principali (non indipendenti):
  - Cos'è un componente logico programmabile
    - Architetture, circuiti, confronto con altri circuiti integrati, dispositivi in commercio
  - Come si progetta e si programma un FPGA/CPLD
    - Metodologia basata su linguaggi HDL (VHDL, Verilog, SystemC, ...)
    - Strumenti CAD per la descrizione, simulazione, sintesi e progettazione fisica (studio del VHDL e dalla suite Xilinx – ISE)
  - Attività pratica in laboratorio
    - Esercitazioni: design entry, simulazione, sintesi, programmazione di un componente su scheda di test.
    - Progetto finale

- Accessibile dal sito dipartimentale:

*<https://moole.dei.unipd.it> ⇨ Laboratorio di elettronica digitale 09/10*

oppure con un link al sito web del corso, che è anche raggiungibile direttamente all'URL:

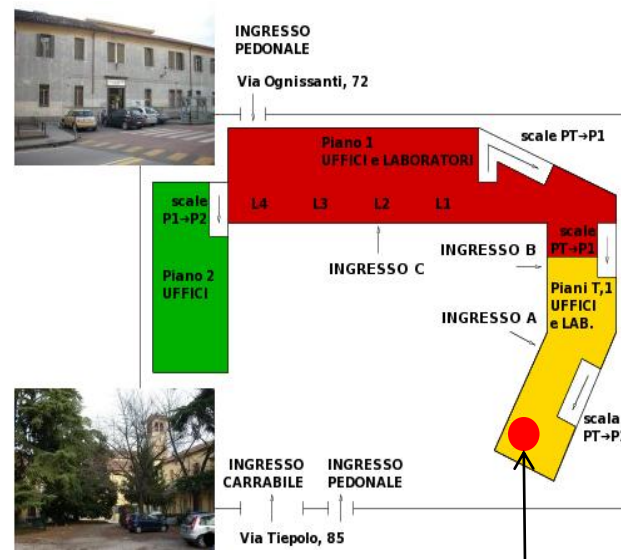
*<https://moodle.dei.unipd.it/course/view.php?id=421>*

- Informazioni su:

- Iscrizione e accesso al corso
- Programma, testi e materiale integrativo
- Testi e risultati degli esami scritti
- Link a software e siti utili

**CONSULTATELO !!!**

## Laboratorio CAD in Via Ognissanti



Orario accesso:

Turno: (orario da definire)

Al di fuori degli orari dei turni  
l'accesso è libero, ma con  
rispetto degli altri corsi che  
sfruttano il laboratorio



- Accesso riservato alle persone iscritte
  - **serve una login sulla rete del DEI**; se non l'avete, seguite la procedura indicata sul sito web del corso (alla pagina Laboratorio)
- Obiettivi
  - Realizzare e simulare modelli che mettano in pratica i concetti visti a lezione
  - Conoscere la suite Xilinx ISE per la gestione dei progetti
  - Implementare moduli didattici su scheda FPGA reale

(Utilizzo scheda Spartan 3 Starter Kit reperibile a ~~99\$~~ *fuori commercio*)





- Per superare l'esame bisogna fare (*bene!*):
  - Esercitazioni in laboratorio: 15%
  - Prova scritta: 45%
  - Progetto di fine corso: 40%
- Le esercitazioni:
  - vanno effettuate autonomamente in laboratorio durante i turni assistiti
  - è richiesta una consegna del lavoro svolto a fine laboratorio o nei giorni successivi
  - è richiesta la conoscenza dei concetti visti a lezione
  - eventuali esercitazioni non svolte (anche per causa di forza maggiore) non saranno recuperabili

- Il progetto:
  - deve essere completato entro pochi giorni dopo la fine del corso (data da definire)
  - chi non lo completa ne può rifare uno nuovo nella sessione estiva
  - il risultato rimane valido fino al superamento della prova scritta (ma se uno segue nuovamente il corso annulla tutto)
- La prova scritta:
  - può essere effettuata anche in una sessione diversa da quella del progetto finale
  - la partecipazione ad una prova scritta cancella automaticamente un eventuale risultato positivo conseguito in una prova precedente (no se ci si ritira)
  - il voto rimane valido fino alla registrazione dell'appello seguente (avete 2 sessioni di registrazione utili!!)

- Testo di riferimento:
  - M. Zwoliński, "VHDL: Progetto di Sistemi Digitali", Pearson/PrenticeHall, 2007
- Testi per consultazione:
  - S. Yalamanchili, "VHDL: a Starter's Guide", 2 ed., Pearson/PrenticeHall, 2005 (*testo adottato in anni precedenti e tuttora valido*)
  - W. Wolf, "FPGA-Based System Design", Prentice Hall, 2004
  - P. Ashenden, "The Designer's Guide to VHDL", 2<sup>nd</sup> Ed, Morgan Kaufmann, 2002
  - J. Rabaey, A. Chandrakasan, B. Nikolic, "Digital Integrated Circuits-A Design Perspective", 2<sup>nd</sup> Ed., Prentice Hall, 2003
  - C. Maxfield, "The Design Warrior's Guide to FPGAs", Newnesed., 2004

- Fare riferimento al sito Web del corso
- Sarà messo a disposizione diverso materiale che risulterà particolarmente utile per comprendere i concetti del corso.
- In particolare troverete:
  - Tutte le Slide del corso
  - Esempi di appelli ed esercizi degli anni passati
  - Link a siti internet interessanti
  - Data-sheet dei componenti descritti a lezione
  - Manuali di board e software utilizzato a lezione
  - Alcuni appunti a integrazione di slide e libro

- Aritmetica binaria in complemento a 2
- Porte logiche combinatorie e sequenziali
- Non idealità delle strutture:
  - Tempi di Ritardo
  - Fan-in e Fan-Out
  - .....
- Sintesi manuale di reti combinatorie
  - Mappe di Carnaugh, metodo Quine-McCluskey
- Reti sequenziali sincrone
  - Macchine a stati finiti

- Blocchi aritmetico-logici di base
  - Sommatore, moltiplicatori, shifter
- Processo di fabbricazione CMOS
  - passi fondamentali
  - layout di un circuito integrato
- Per chi avesse perso familiarità con questi concetti è altamente consigliato un breve ripasso